

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Kouji Takahashi et al. Art Unit : Unknown
Serial No. : 10/632,623 Examiner : Unknown
Filed : August 1, 2003
Title : CIRCUIT DEVICE AND METHOD OF MANUFACTURING THE SAME

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the following application(s):

Japan Application No. 2002-230410 filed August 7, 2002

A certified copy of each application from which priority is claimed is submitted herewith.

Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Chris T. Mizumoto
Reg. No. 42,899

Date: September 25, 2003

Fish & Richardson P.C.
45 Rockefeller Plaza, Suite 2800
New York, New York 10111
Telephone: (212) 765-5070
Facsimile: (212) 258-2291

30162805.doc

CERTIFICATE OF MAILING BY FIRST CLASS MAIL

I hereby certify under 37 CFR §1.8(a) that this correspondence is being deposited with the United States Postal Service as first class mail with sufficient postage on the date indicated below and is addressed to the Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

September 25, 2003

Date of Deposit

Signature Rose Papetti

Rose Papetti

Typed or Printed Name of Person Signing Certificate

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年・月・日 2002年 8月 7日
Date of Application:

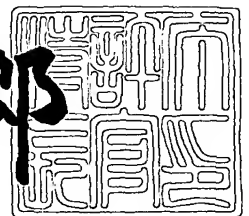
出願番号 特願2002-230410
Application Number:
[ST. 10/C]: [JP 2002-230410]

出願人 三洋電機株式会社
Applicant(s): 関東三洋セミコンダクターズ株式会社

2003年 7月 8日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3053967

【書類名】 特許願

【整理番号】 KDA1020045

【提出日】 平成14年 8月 7日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/00

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 高橋 幸嗣

【発明者】

 【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社
社内

 【氏名】 草野 和久

【発明者】

 【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目2468番地1 関東三
洋セミコンダクターズ株式会社内

 【氏名】 坂本 則明

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

 【代表者】 桑野 幸徳

【特許出願人】

 【識別番号】 301079420

 【氏名又は名称】 関東三洋セミコンダクターズ株式会社

 【代表者】 玉木 隆明

【代理人】

【識別番号】 100091605

【弁理士】

【氏名又は名称】 岡田 敬

【連絡先】 0 2 7 6 - 4 0 - 1 1 9 2

【選任した代理人】

【識別番号】 100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 093080

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0001614

【包括委任状番号】 0210358

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 回路装置およびその製造方法

【特許請求の範囲】

【請求項 1】 ロウ材を介して半導体素子が実装されるダイパッドと、
前記ダイパッドに近接して設けられたボンディングパッドと、
前記ダイパッドおよび前記ボンディングパッドの表面に形成されたメッキ膜と
を有し、

前記ダイパッドの前記半導体素子を載置する第 1 のメッキ膜の周囲に離間して
、前記ロウ材の流出防止用の第 2 のメッキ膜を設け、前記第 1 のメッキ膜からオ
ーバーフローした前記ロウ材を両メッキ間のスペースで流出防止することを特徴
とする回路装置。

【請求項 2】 前記第 1 のメッキ膜の両側面に凸部を設け、前記凸部から前
記ロウ材を流出させて周囲にロウ材を広げることの特徴とする請求項 1 記載の回
路装置。

【請求項 3】 前記凸部で前記ロウ材を周囲に広げることにより前記半導体
素子を平行に維持することの特徴とする請求項 2 記載の回路装置。

【請求項 4】 前記半導体装置は、ICチップであることを特徴とする請求
項 1 記載の回路装置。

【請求項 5】 前記半導体素子は、金属細線を介して所望の前記ボンディン
グパッドと電氣的に接続されることを特徴とする請求項 1 記載の回路装置。

【請求項 6】 前記ロウ材は、半田または Ag ペーストであることを特徴と
する請求項 1 記載の回路装置。

【請求項 7】 導電箔を用意する工程と、
前記導電箔にその厚みよりも浅い分離溝を形成して複数個の回路装置部を構成
するダイパッドおよびボンディングパッドを形成する工程と、

固着予定の半導体素子の領域に対応した前記ダイパッドの表面に第 1 のメッキ
膜を形成し、同時に前記領域を囲むように第 2 のメッキ膜を形成する工程と、

前記第 1 のメッキ膜上にロウ材を介して半導体素子を固着する工程と、

前記半導体素子と所望の前記導電パターンとのワイヤボンディングを行う工程

と、

前記半導体素子を被覆し、前記分離溝に充填されるように絶縁性樹脂で共通モールドする工程と、

前記絶縁性樹脂が露出するまで前記導電箔の裏面を除去する工程と、

前記絶縁性樹脂をダイシングすることにより各回路装置に分離する工程とを有することを特徴とする回路装置の製造方法。

【請求項 8】 前記第 1 のメッキ膜の周端部に凸部を設け、前記凸部から前記ろう材を流出させることにより、前記半導体素子を平行に維持することを特徴とする請求項 7 記載の回路装置の製造方法。

【請求項 9】 前記凸部から流出した前記ろう材を前記第 2 のメッキ膜に沿って流すことにより、前記ろう材が前記ダイパッド表面から流出するのを防止することを特徴とする請求項 8 記載の回路装置の製造方法。

【請求項 10】 前記ろう材は、半田または Ag ペーストであることを特徴とする請求項 7 記載の回路装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体素子を固着するろう材の流出を防止することができる回路装置およびその製造方法に関するものである。

【0002】

【従来の技術】

従来、電子機器にセットされる回路装置は、携帯電話、携帯用のコンピューター等に採用されるため、小型化、薄型化、軽量化が求められている。例えば、回路装置として半導体装置を例にして述べると、一般的な半導体装置として、従来通常のトランスファーモールドで封止されたパッケージ型半導体装置がある。この半導体装置は、図 13 のように、プリント基板 P S に実装される。

【0003】

またこのパッケージ型半導体装置 61 は、半導体チップ 62 の周囲を樹脂層 63 で被覆し、この樹脂層 63 の側部から外部接続用のリード端子 64 が導出され

たものである。しかし、このパッケージ型半導体装置 61 は、リード端子 64 が樹脂層 63 から外に出ており、全体のサイズが大きく、小型化、薄型化および軽量化を満足するものではなかった。そのため、各社が競って小型化、薄型化および軽量化を実現すべく、色々な構造を開発し、最近では C S P（チップサイズパッケージ）と呼ばれる、チップのサイズと同等のウェハスケール C S P、またはチップサイズよりも若干大きいサイズの C S P が開発されている。

【0004】

図 14 は、支持基板としてガラスエポキシ基板 65 を採用した、チップサイズよりも若干大きい C S P 66 を示すものである。ここではガラスエポキシ基板 65 にトランジスタチップ T が実装されたものとして説明していく。

【0005】

このガラスエポキシ基板 65 の表面には、第 1 の電極 67、第 2 の電極 68 およびダイパッド 69 が形成され、裏面には第 1 の裏面電極 70 と第 2 の裏面電極 71 が形成されている。そしてスルーホール T H を介して、前記第 1 の電極 67 と第 1 の裏面電極 70 が、第 2 の電極 68 と第 2 の裏面電極 71 が電氣的に接続されている。またダイパッド 69 には前記ベアのトランジスタチップ T が固着され、トランジスタのエミッタ電極と第 1 の電極 67 が金属細線 72 を介して接続され、トランジスタのベース電極と第 2 の電極 68 が金属細線 72 を介して接続されている。更にトランジスタチップ T を覆うようにガラスエポキシ基板 65 に樹脂層 73 が設けられている。

【0006】

前記 C S P 66 は、ガラスエポキシ基板 65 を採用するが、ウェハスケール C S P と違い、チップ T から外部接続用の裏面電極 70、71 までの延在構造が簡単であり、安価に製造できるメリットを有する。また前記 C S P 66 は、図 13 のように、プリント基板 P S に実装される。プリント基板 P S には、電気回路を構成する電極、配線が設けられ、前記 C S P 66、パッケージ型半導体装置 61、チップ抵抗 C R またはチップコンデンサ C C 等が電氣的に接続されて固着される。そしてこのプリント基板で構成された回路は、色々なセットの中に取り付けられていた。

【0007】

【発明が解決しようとする課題】

しかしながら、上述したような半導体装置では、トランジスタTは、ダイパッド69上に塗布された半田等のロウ材を融解させるリフロー工程により固着されていた。従って、トランジスタTを融解した半田上に載置すると、半田がダイパッド69上から流出して、ダイパッド69と他の電極とがショートしてしまう問題があった。

【0008】

更に、ダイパッド69から流出した半田が、第2の電極68に到達してしまうのを防止するために、ダイパッド69と第2の電極68とは離間させており、このことが装置全体の大型化を招いていた。

【0009】

本発明はこのような問題を鑑みて成されたものであり、本発明の主な目的は、ロウ材を介して半導体素子をダイパッドに実装する際に、ロウ材がダイパッドから流出するのを防止する回路装置を提供することにある。

【0010】

【課題を解決するための手段】

本発明は、第1に、ロウ材を介して半導体素子が実装されるダイパッドと、前記ダイパッドに近接して設けられたボンディングパッドと、前記ダイパッドおよび前記ボンディングパッドの表面に形成されたメッキ膜とを有し、前記ダイパッドの前記半導体素子を載置する第1のメッキ膜の周囲に離間して、前記ロウ材の流出防止用の第2のメッキ膜を設け、前記第1のメッキ膜からオーバーフローした前記ロウ材を両メッキ間のスペースで流出防止することを特徴とする。

【0011】

本発明は、第2に、前記第1のメッキ膜の両側面に凸部を設け、前記凸部から前記ロウ材を流出させて周囲にロウ材を広げることを特徴とする。

【0012】

本発明は、第3に、前記凸部で前記ロウ材を周囲に広げるにより前記半導体素子を平行に維持することを特徴とする。

【 0 0 1 3 】

本発明は、第 4 に、前記半導体装置は、I C チップであることを特徴とする。

【 0 0 1 4 】

本発明は、第 5 に、前記半導体素子は、金属細線を介して所望の前記ボンディングパッドと電氣的に接続されることを特徴とする。

【 0 0 1 5 】

本発明は、第 6 に、前記ロウ材は、半田または A g ペーストであることを特徴とする。

【 0 0 1 6 】

本発明は、第 7 に、導電箔を用意する工程と、前記導電箔にその厚みよりも浅い分離溝を形成して複数個の回路装置部を構成するダイパッドおよびボンディングパッドを形成する工程と、固着予定の半導体素子の領域に対応した前記ダイパッドの表面に第 1 のメッキ膜を形成し、同時に前記領域を囲むように第 2 のメッキ膜を形成する工程と、前記第 1 のメッキ膜上にロウ材を介して半導体素子を固着する工程と、前記半導体素子と所望のボンディングパッドとのワイヤボンディングを行う工程と、前記半導体素子を被覆し、前記分離溝に充填されるように絶縁性樹脂で共通モールドする工程と、前記絶縁性樹脂が露出するまで前記導電箔の裏面を除去する工程と、前記絶縁性樹脂をダイシングすることにより各回路装置に分離する工程とを有することを特徴とする。

【 0 0 1 7 】

本発明は、第 8 に、前記第 1 のメッキ膜の周端部に凸部を設け、前記凸部から前記ロウ材を流出させることにより、前記半導体素子を平行に維持することを特徴とする。

【 0 0 1 8 】

本発明は、第 9 に、前記凸部から流出した前記ロウ材を前記第 2 のメッキ膜に沿って流すことにより、前記ロウ材が前記ダイパッド表面から流出するのを防止することを特徴とする。

【 0 0 1 9 】

本発明は、第 1 0 に、前記ロウ材は、半田または A g ペーストであることを特

徴とする。

【0020】

【発明の実施の形態】

(回路装置 10 の構成を説明する第 1 の実施の形態)

図 1 を参照して、本発明の回路装置 10 の構成等を説明する。図 1 (A) は回路装置 10 の平面図であり、図 1 (B) は回路装置 10 の断面図である。

【0021】

図 1 (A) および図 1 (B) を参照して、回路装置 10 は次のような構成を有する。即ち、ロウ材 19 を介して半導体素子 13 が実装されるダイパッド 11 と、ダイパッド 11 に近接して設けられたボンディングパッド 12 と、ダイパッド 11 およびボンディングパッド 12 の表面に形成されたメッキ膜とを有し、ダイパッド 11 の半導体素子 13 を載置する第 1 のメッキ膜 14 A の周囲に離間して、ロウ材 19 の流出防止用の第 2 のメッキ膜 14 B を設け、第 1 のメッキ膜 14 A からオーバーフローしたロウ材 19 を両メッキ間のスペースで流出防止する構成と成っている。このような各構成要素を以下にて説明する。

【0022】

ダイパッド 11 は、半導体素子 13 が実装される導電パターンであり、銅箔等の金属から成り、裏面を露出させて絶縁性樹脂 16 に埋め込まれている。そしてダイパッド 11 の平面的な大きさは、実装される半導体素子 13 よりも若干大きく形成され、その周辺部には第 2 のメッキ膜 14 B が形成されている。同図 (A) では、ダイパッド 11 が中央部に形成され、IC チップ等から成る半導体素子 13 がロウ材 19 を介して実装されている。また、半導体素子 13 が実装される領域に対応するダイパッド 11 の表面には、Ag 等から成る第 1 のメッキ膜 14 A が形成されている。

【0023】

ボンディングパッド 12 は、金属細線 15 がボンディングされる導電パターンであり、裏面を露出させて絶縁性樹脂 16 に埋め込まれている。ここでは、装置の中央部に形成されたダイパッド 11 を囲むように円形状の多数個のボンディングパッド 12 が形成されている。同図 (A) に於いて、ダイパッド 11 の左右両

側に形成されたボンディングパッド12Aは、電氣的に独立して設けられている。そして、ダイパッド11の上下両側に形成されたボンディングパッド12Bは、ダイパッド11と連続して形成されており、電氣的にも繋がっている。そして、ボンディングパッド12の表面には、ボンディングされる金属細線の接着性を向上させるために、Ag等から成る第3のメッキ膜14Cが形成されている。

【0024】

半導体素子13は、ロウ材19を介してダイパッド11の表面に実装され、ここでは半導体素子のなかでも比較的大型のICチップがロウ材19を介して実装されている。そして、金属細線15を介して、半導体素子13の表面に形成された電極と、ボンディングパッド12とは電氣的に接続されている。また、電氣的にダイパッド11と接続されたボンディングパッド12も、金属細線15を介して半導体素子13に電氣的に接続されている。ここで使用するロウ材としては、半田やAgペースト等の導電性接着剤を使用することができる。

【0025】

絶縁性樹脂16は、ダイパッド11およびボンディングパッド12の裏面を露出させて、全体を封止している。更に、ダイパッド11の表面に形成された溝14にも絶縁性樹脂16は充填されている。ここでは、半導体素子13、金属細線15、ダイパッド11およびボンディングパッド12を封止している。絶縁性樹脂16の材料としては、トランスファーモールドにより形成される熱硬化性樹脂や、インジェクションモールドにより形成される熱可塑性樹脂を採用することができる。

【0026】

ロウ材19は、半田やAgペースト等の導電性のペーストであり、半導体素子13とダイパッド11とを接着させる働きを有する。ロウ材19は導電性の材料であるので、半導体素子13の裏面とダイパッド11とは電氣的に接続される。また、ダイパッド11の上下両側に形成されたボンディングパッド12Bは、ダイパッド11と電氣的にも接続している。従って、金属細線15を用いて、半導体素子13の電極とボンディングパッド12Bとを接続することにより、半導体素子13の表面に形成された回路と半導体素子13の裏面とを電氣的に接続する

ことができる。

【0027】

図2を参照して、ダイパッド11およびボンディングパッド12の表面に形成されるメッキ膜に関して説明する。同平面図では、ダイパッド11、ボンディングパッド12および両者の表面に形成されるメッキ膜のみを示しており、半導体素子13および金属細線15を省いて図示している。ダイパッド11の表面には、半導体素子13の載置領域に対応した第1のメッキ膜14Aと、第1のメッキ膜14Aに離間して囲むように設けられた第2のメッキ膜14Bが形成されている。そして、ボンディングパッド12の表面には第3のメッキ膜14Cが設けられている。上記したメッキ膜14の材料としては、銀、ニッケルまたは金等を採用することができる。

【0028】

第1のメッキ膜14Aは、半導体素子13の載置領域に対応して設けられており、その形状および大きさは半導体素子13と同等に形成されている。また、ロウ材を介して半導体素子13を実装する際に、左右均等にロウ材19を流出させるのを目的として、第1のメッキ膜14Aの対向する辺の中央部付近には凸部14Dが設けられている。凸部14Dは、第1のメッキ膜14Aの周辺部の1部を変形させた箇所であり、ここでは、凸部14Dは外側に突出するように形成されている。

【0029】

第2のメッキ膜14Bは、上述した第1のメッキ膜14Aから離間して囲むように、ダイパッド11の周辺部に形成されている。ロウ材19を介して半導体素子13を実装すると、第1のメッキ膜14Aに設けられた凸部14D付近からロウ材19がオーバーフローする。そして、第2のメッキ膜14Bにより形成される段差により、ロウ材19がダイパッド11から流出するのを防止している。また、第2のメッキ膜14Bの材料はロウ材の濡れ性が良いものであるので、第1のメッキ膜14Aからオーバーフローして第2のメッキ膜14Bに到達したロウ材19は、第2のメッキ膜14Bの内側に沿って流れる。

【0030】

図3を参照して、回路装置の裏面に形成される外部電極17について説明する。外部電極17は、ダイパッド11を囲むようにして設けられたボンディングパッド12の裏面に形成されている。更に、ダイパッド11の裏面にも多数個の外部電極が設けられており、従って、外部電極17は、回路装置10裏面の全域にマトリックス状に等間隔に多数個が設けられている。このことにより、外部電極17を介して、マザーボード等の実装基板に回路装置10を実装した際に、外部電極17に作用する応力を小さくすることができる。

【0031】

図3（B）を参照して、ダイパッド11の裏面に形成される外部電極17の位置および大きさは、レジスト18の開口部により規制されている。そして、ボンディングパッド12の裏面に形成される外部電極17の位置および大きさは、ボンディングパッド12の裏面により規制されている。ボンディングパッド12の材料である銅等の金属は濡れ性が良い材料であり、この濡れ性により外部電極17の位置および大きさは規制されている。このように、ボンディングパッド12の裏面に形成される外部電極17の位置および大きさを、ボンディングパッド12の濡れ性を用いて規制することにより、レジスト18の開口部の位置がずれた場合でも精度良く外部電極17を形成することができる。

【0032】

本発明の特徴は、ダイパッド11の半導体素子13が載置される領域に形成された第1のメッキ膜14Aから離間して、第1のメッキ膜14Aを囲むように第2のメッキ膜14Bを設けたことにある。第1のメッキ膜14Aにろう材19を介して半導体素子13を実装すると、半導体素子13の重み等により、融解されたろう材19が第1のメッキ膜14Aから流出する。そして、第1のメッキ膜14Aを囲むように設けた第2のメッキ膜14Bにより段差が形成され、この段差がろう材19の流出を防止する阻止領域として機能している。従って、第1のメッキ膜14Aから流出したろう材19は、第1のメッキ膜14Aと第2のメッキ膜14Bとの間に形成されたスペースに貯留される。従って、半導体素子13を実装することにより、第1のメッキ膜14Aからオーバーフローしたろう材19が、ダイパッド11から流出するのを防止することができる。このことから、流

出したろう材 19 によりダイパッド 11 とボンディングパッド 12 とがショートしてしまうのを防止することができる。

【0033】

更に、本発明の特徴は、第 1 のメッキ膜 14 A の両側面に凹部 14 D を設けたことにある。このことにより、融解したろう材 19 を介して半導体素子 13 を実装する際に、両側面から均等にろう材 19 を流出させることができる。従って、ろう材 19 が偏って流出することによる半導体素子 13 の傾きを防止することができる。更には、ろう材 19 の厚みを均一にすることができる。

【0034】

第 2 のメッキ膜 14 B を設けることの更なるメリットを述べる。ろう材 19 は、ディスペンサ等のろう材を供給する機械を用いて、ダイパッド 11 の表面に塗布されるが、このディスペンサで供給できるろう材 20 の最小塗布量は決まっている。従って、半導体素子 13 をダイパッド 11 に実装するのに必要なろう材 19 の量よりも、ディスペンサの最小塗布量が多い場合には、ろう材 19 がダイパッド 11 の表面から流出する恐れがある。このことから、第 2 のメッキ膜 14 B を設けることにより、ろう材 19 が流出してしまうのを防止することができる。

【0035】

(回路装置 10 の製造方法を説明する第 2 の実施の形態)

本実施例では、回路装置 10 の製造方法を説明する。本実施の形態では、回路装置 10 は次の様な工程で製造される。即ち、導電箔 40 を用意する工程と、導電箔 40 にその厚みよりも浅い分離溝 16 を形成して複数個の回路装置部 45 を構成するダイパッド 11 およびボンディングパッド 12 を形成する工程と、固着予定の半導体素子 13 の領域に対応したダイパッド 11 の表面に第 1 のメッキ膜 14 A を形成し、同時に前記領域を囲むように第 2 のメッキ膜 14 B を形成する工程と、第 1 のメッキ 14 A 膜上にろう材 19 を介して半導体素子 13 を固着する工程と、半導体素子 13 と所望のボンディングパッド 12 とのワイヤボンディングを行う工程と、半導体素子 13 を被覆し、分離溝 16 に充填されるように絶縁性樹脂 16 で共通モールドする工程と、絶縁性樹脂 16 が露出するまで導電箔 40 の裏面を除去する工程と、絶縁性樹脂 16 をダイシングすることにより各回

路装置に分離する工程とから構成されている。以下に、本発明の各工程を図4～図12を参照して説明する。

【0036】

本発明の第1の工程は、図4から図6に示すように、導電箔40を用意し、導電箔40にその厚みよりも浅い分離溝16を形成して複数個の回路装置部45を構成するダイパッド11およびボンディングパッド12を形成することにある。

【0037】

本工程では、まず図4(A)の如く、シート状の導電箔40を用意する。この導電箔40は、ロウ材の付着性、ボンディング性、メッキ性が考慮されてその材料が選択され、材料としては、Cuを主材料とした導電箔、Alを主材料とした導電箔またはFe-Ni等の合金から成る導電箔等が採用される。

【0038】

導電箔の厚さは、後のエッチングを考慮すると $10\mu\text{m} \sim 300\mu\text{m}$ 程度が好ましいが、 $300\mu\text{m}$ 以上でも $10\mu\text{m}$ 以下でも基本的には良い。後述するように、導電箔40の厚みよりも浅い分離溝16が形成できればよい。

【0039】

尚、シート状の導電箔40は、所定の幅、例えば45mmでロール状に巻かれて用意され、これが後述する各工程に搬送されても良いし、所定の大きさにカットされた短冊状の導電箔40が用意され、後述する各工程に搬送されても良い。

【0040】

具体的には、図4(B)に示す如く、短冊状の導電箔40に多数の回路装置部45が形成されるブロック42が4～5個離間して並べられる。各ブロック42間にはスリット43が設けられ、モールド工程等での加熱処理で発生する導電箔40の応力を吸収する。また導電箔40の上下周端にはインデックス孔44が一定の間隔で設けられ、各工程での位置決めに用いられる。

【0041】

続いて、導電パターンを形成する。まず、図5に示す如く、導電箔40の上に、ホトレジスト（耐エッチングマスク）PRを形成し、導電パターン51となる領域を除いた導電箔40が露出するようにホトレジストPRをパターンニングする

。そして、図 6 (A) に示す如く、導電箔 40 を選択的にエッチングする。ここでは、導電パターン 51 は、各回路装置部 45 のダイパッド 11 およびボンディングパッド 12 を形成している。

【0042】

図 6 (B) にダイパッド 11 およびボンディングパッド 12 を形成する導電パターン 51 を示す。本図は図 4 (B) で示したブロック 42 の 1 個を拡大したものの対応する。ハッチング部分の 1 個が 1 つの回路装置部 45 であり、1 つのブロック 42 には 2 行 2 列のマトリックス状に多数の回路装置部 45 が配列され、各回路装置部 45 毎に同一の導電パターン 51 が設けられている。各ブロックの周辺には枠状のパターン 46 が設けられ、それと少し離間しその内側にダイシング時の位置合わせマーク 47 が設けられている。枠状のパターン 46 はモールド金型との嵌合に使用し、また導電箔 40 の裏面エッチング後には絶縁性樹脂 16 の補強をする働きを有する。また、各回路装置部に於いて、ダイパッド 11 の上下両側に形成されるボンディングパッド 12 は、ダイパッド 11 と一体化されており、電氣的にも両者は接続している。

【0043】

本発明の第 2 の工程は、図 7 に示す如く、固着予定の半導体素子 13 の領域に対応したダイパッド 11 の表面に第 1 のメッキ膜 14 A を形成し、同時に前記領域を囲むように第 2 のメッキ膜 14 B を形成することにある。更に、本工程では、ボンディングパッド 12 の表面に第 3 のメッキ膜 14 C が形成される。

【0044】

本工程では、先ず、形成予定の第 1 のメッキ膜 14 A、第 2 のメッキ膜 14 B および第 3 のメッキ膜 14 C を除いた箇所にレジストを形成する。そして、電界メッキ法または無電界メッキ法により、メッキ膜を形成する。ここで、上記したメッキ膜の材料としては、銀、ニッケルまたは金等を採用することができる。更に、矩形に形成される第 1 のメッキ膜 14 A の両側面には、凸部 14 D が形成される。

【0045】

本発明の第 3 の工程は、図 8 および図 9 に示す如く、第 1 のメッキ 14 A 膜上

にロウ材 19 を介して半導体素子 13 を固着することにある。

【0046】

図 8 (A) を参照して、ダイパッド 11 の表面に形成された第 1 のメッキ膜 14 A にロウ材 19 を介して半導体素子 13 を実装する。ここで、ロウ材 19 としては、半田または Ag ペースト等の導電性のペーストが使用される。本工程では、ロウ材 19 は融解した状態であるので、ロウ材 19 の上部に半導体素子 13 を載置すると、半導体素子 13 の重み等によりロウ材 19 は第 1 のメッキ膜 14 A からオーバーフローする。ここで、半導体素子 13 が載置される領域を囲むように、ダイパッド 11 の周辺部には第 2 のメッキ膜 14 B が形成されているので、広がったロウ材 19 はダイパッド 11 から流出しない。第 2 のメッキ膜 14 B に到達したロウ材 19 は、第 1 のメッキ膜 14 A と第 2 のメッキ膜 14 B との間のスペースに貯留される。従って、第 2 のメッキ膜 14 B はロウ材 19 の流出を阻止する阻止領域として機能している。従って、ロウ材 19 はダイパッド 11 の表面からオーバーフローせず、ダイパッド 11 とボンディングパッド 12 とがショートするのを防止することができる。

【0047】

図 9 を参照して、第 1 のメッキ膜 14 A の両側面に設けた凸部 14 D の作用について説明する。図 9 (A) は、本工程でロウ材 19 が第 1 のメッキ膜 14 A から流出した状態を示す断面図であり、図 9 (B) はその平面図である。

【0048】

図 9 (A) および図 9 (B) を参照して、融解されたロウ材 19 の上部に半導体素子 13 を実装することにより、ロウ材 19 は第 1 のメッキ膜 14 A からオーバーフローする。ここで、第 1 のメッキ膜 14 A の両側面（ここでは左右の両側面）には凸部 14 D が形成されているので、ロウ材 19 は、凸部 14 D が形成された箇所から優先的に流出し、左右均等に偏り無く流出する。このことから、ロウ材 19 の厚みは一定に保たれ、更に、ロウ材 19 を介して固着される半導体素子 13 は平行性を保って実装される。ロウ材 19 の厚みを一定にすることにより、半導体素子 13 の放熱性を向上させることができる。半導体素子 13 が並行に実装されることにより、半導体素子 13 表面の光の反射を用いて行うその位置認

識を正確に行うことができる。従って、位置認識を行ってから行うワイヤボンディングの工程を安定して行うことができる。

【 0 0 4 9 】

本発明の第 4 の工程は、図 1 0 に示す如く、半導体素子 1 3 と所望のボンディングパッド 1 2 とのワイヤボンディングを行うことにある。

【 0 0 5 0 】

具体的には、各回路装置部 4 5 に実装された半導体素子 1 3 の電極と所望のボンディングパッド 1 2 とを、熱圧着によるボールボンディング及び超音波によるウェッジボンディングにより一括してワイヤボンディングを行う。

【 0 0 5 1 】

本工程では、半導体素子 1 3 の表面に照射された光の反射を用いた位置認識を行うが、前工程で、半導体素子 1 3 は導電箔 4 0 に対して平行に実装されているので、半導体素子 1 3 の位置認識を正確に行うことができる。

【 0 0 5 2 】

本発明の第 5 の工程は、図 1 1 に示す如く、半導体素子 1 3 を被覆し、分離溝 1 6 および溝 1 4 に充填されるように絶縁性樹脂 1 6 で共通モールドすることにある。

【 0 0 5 3 】

本工程では、図 1 1 (A) に示すように、絶縁性樹脂 1 6 は半導体素子 1 3 および複数のダイパッド 1 1 およびボンディングパッド 1 2 を完全に被覆し、分離溝 1 6 および溝 1 4 には絶縁性樹脂 1 6 が充填され、分離溝 4 1 と嵌合して強固に結合する。そして絶縁性樹脂 1 6 によりダイパッド 1 1 およびボンディングパッド 1 2 が支持されている。

【 0 0 5 4 】

また本工程では、トランスファーモールド、インジェクションモールド、またはポッティングにより実現できる。樹脂材料としては、エポキシ樹脂等の熱硬化性樹脂がトランスファーモールドで実現でき、ポリイミド樹脂、ポリフェニレンサルファイド等の熱可塑性樹脂はインジェクションモールドで実現できる。

【 0 0 5 5 】

更に、本工程でトランスファーモールドあるいはインジェクションモールドする際に、図 11 (B) に示すように各ブロック 42 は 1 つの共通のモールド金型に回路装置部 63 を納め、各ブロック毎に 1 つの絶縁性樹脂 16 で共通にモールドを行う。このために従来のトランスファーモールド等の様に各回路装置部を個別にモールドする方法に比べて、大幅な樹脂量の削減が図れる。

【0056】

本工程の特徴は、絶縁性樹脂 16 を被覆するまでは、導電パターン 51 となる導電箔 40 が支持基板となることである。従来では、本来必要としない支持基板を採用して導電パターンを形成しているが、本発明では、支持基板となる導電箔 40 は、電極材料として必要な材料である。そのため、構成材料を極力省いて作業できるメリットを有し、コストの低下も実現できる。

【0057】

また分離溝 41 は、導電箔の厚みよりも浅く形成されているため、導電箔 40 が導電パターン 51 として個々に分離されていない。従ってシート状の導電箔 40 として一体で取り扱え、絶縁性樹脂 16 をモールドする際、金型への搬送、金型への実装の作業が非常に楽になる特徴を有する。

【0058】

本発明の第 6 の工程は、絶縁性樹脂が露出するまで導電箔 40 の裏面を除去することにある。

【0059】

本工程は、導電箔 40 の裏面を化学的および／または物理的に除き、導電パターン 51 として分離するものである。この工程は、研磨、研削、エッチング、レーザーの金属蒸発等により施される。

【0060】

実験では導電箔 40 を全面ウェットエッチングし、分離溝 41 から絶縁性樹脂 16 を露出させている。この露出される面を図 11 (A) では点線で示している。その結果、導電パターン 51 となって分離される。この結果、絶縁性樹脂 16 に導電パターン 51 の裏面が露出する構造となる。すなわち、分離溝 41 に充填された絶縁性樹脂 16 の表面と導電パターン 51 の表面は、実質的に一致している

構造となっている。

【0061】

更に、導電パターン 51 の裏面処理を行い、例えば図 1 に示す最終構造を得る。すなわち、必要によって露出した導電パターン 51 に半田等の導電材を被着し、回路装置として完成する。

【0062】

本発明の第 7 の工程は、図 12 に示す如く、絶縁性樹脂 16 を各回路装置部 45 毎にダイシングにより分離することにある。

【0063】

本工程では、ブロック 42 をダイシング装置の載置台に真空で吸着させ、ダイシングブレード 49 で各回路装置部 45 間のダイシングライン（一点鎖線）に沿って分離溝 41 の絶縁性樹脂 16 をダイシングし、個別の回路装置に分離する。

【0064】

本工程で、ダイシングブレード 49 はほぼ絶縁性樹脂 16 を切断する切削深さで行い、ダイシング装置からブロック 42 を取り出した後にローラでチョコレートブレイクするとよい。ダイシング時は予め前述した第 1 の工程で設けた各ブロックの位置合わせマーク 47 を認識して、これを基準としてダイシングを行う。周知ではあるが、ダイシングは縦方向にすべてのダイシングラインをダイシングをした後、載置台を 90 度回転させて横方向のダイシングライン 70 に従ってダイシングを行う。

【0065】

【発明の効果】

本発明では、以下に示すような効果を奏することができる。

【0066】

第 1 に、本発明では、半導体素子 13 を囲むようにダイパッド 11 の周辺部に第 2 のメッキ膜 14B を設けて、半導体素子 13 を固着するろう材 19 が流出するのを防止したので、流出したろう材 19 により、導電パターン同士がショートしてしまうのを防止することができる。

【0067】

第 2 に、溝 1 4 により、ロウ材 1 9 の流出を防止することができるので、ダイパッド 1 1 とボンディングパッド 1 2 とを接近させることが可能となり、装置全体を小型化することができる。

【 0 0 6 8 】

第 3 に、半導体素子 1 3 が実装される第 1 のメッキ膜 1 4 A の両側面に凸部 1 4 D を設けたので、半導体素子 1 3 を実装する工程に於いて、ロウ材 1 9 を凸部 1 4 D が形成された箇所から流出させることができる。従って、ロウ材 1 9 を均等に流出させることができるので、ロウ材 1 9 の厚みを一定にすることができる。更には、半導体素子 1 3 を導電箔に対して並行に実装することができる。

【図面の簡単な説明】

【図 1】

本発明の回路装置を説明する平面図（A）、断面図（B）である。

【図 2】

本発明の回路装置を説明する平面図である。

【図 3】

本発明の回路装置を説明する裏面図（A）、断面図（B）である。

【図 4】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）である。

【図 5】

本発明の回路装置の製造方法を説明する断面図である。

【図 6】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）である。

【図 7】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）である。

【図 8】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）であ

る。

【図 9】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）である。

【図 1 0】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）である。

【図 1 1】

本発明の回路装置の製造方法を説明する断面図（A）、平面図（B）である。

【図 1 2】

本発明の回路装置の製造方法を説明する平面図である。

【図 1 3】

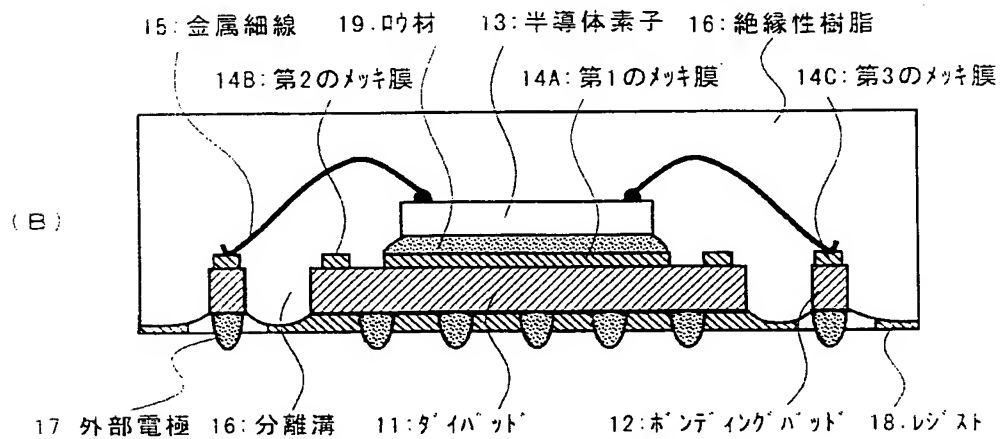
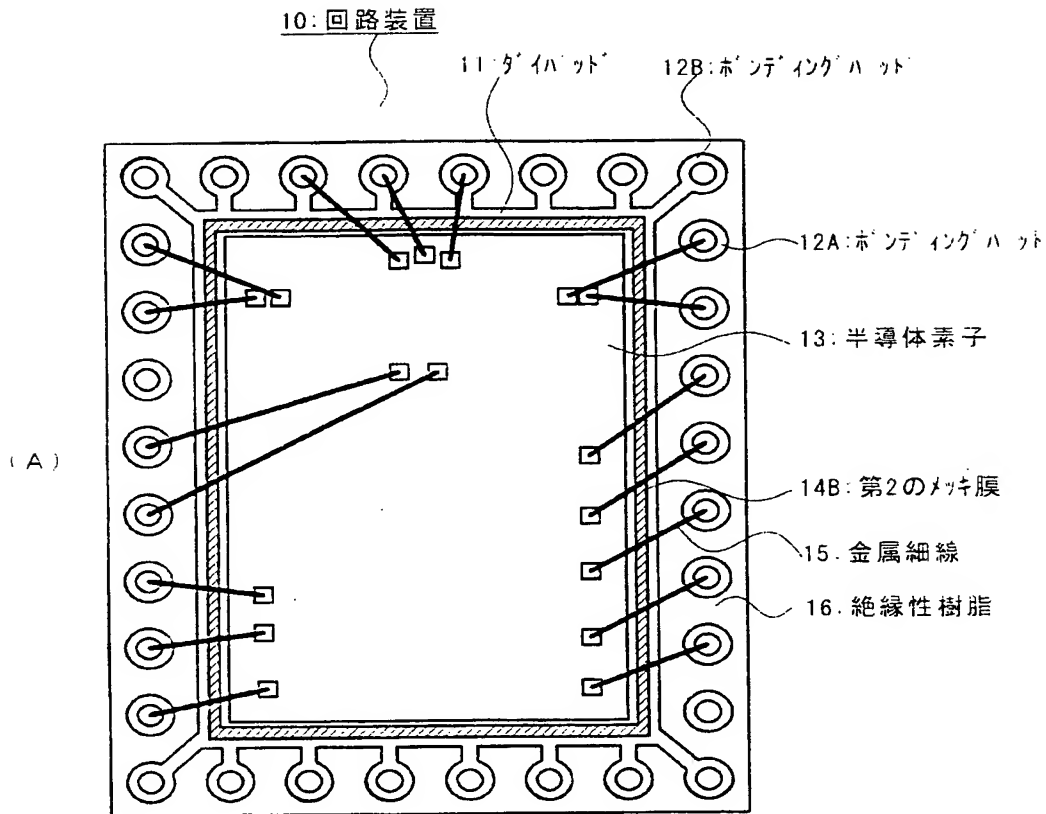
従来の回路装置を説明する断面図である。

【図 1 4】

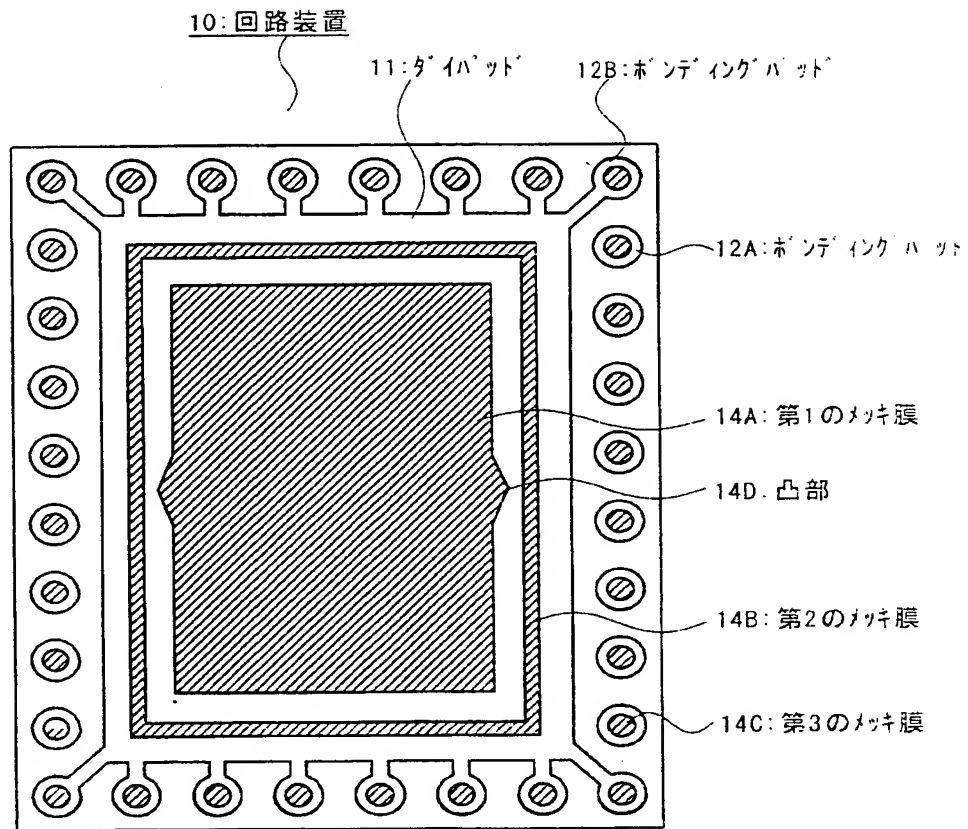
従来の回路装置を説明する断面図である。

【書類名】 図面

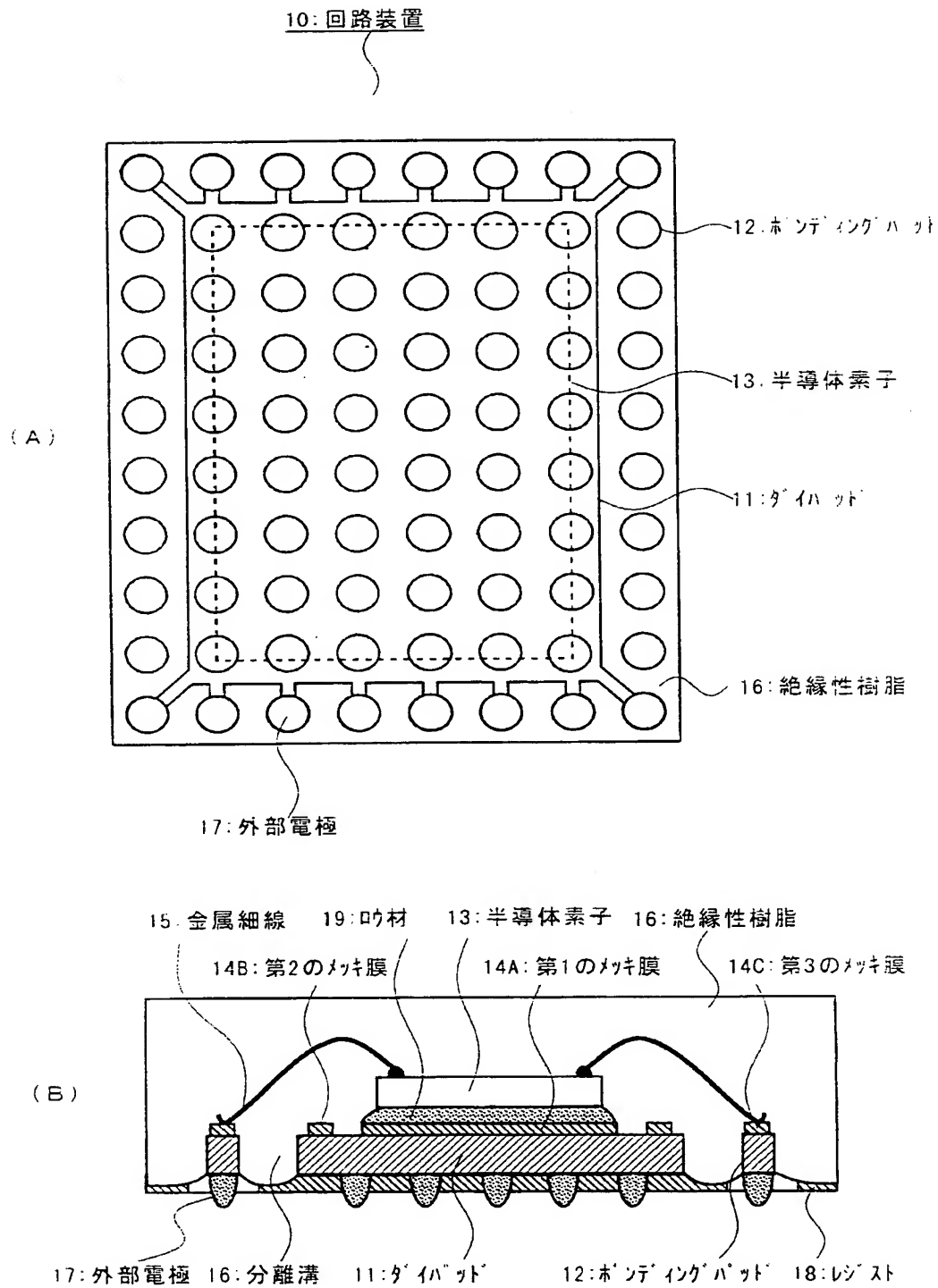
【図 1】



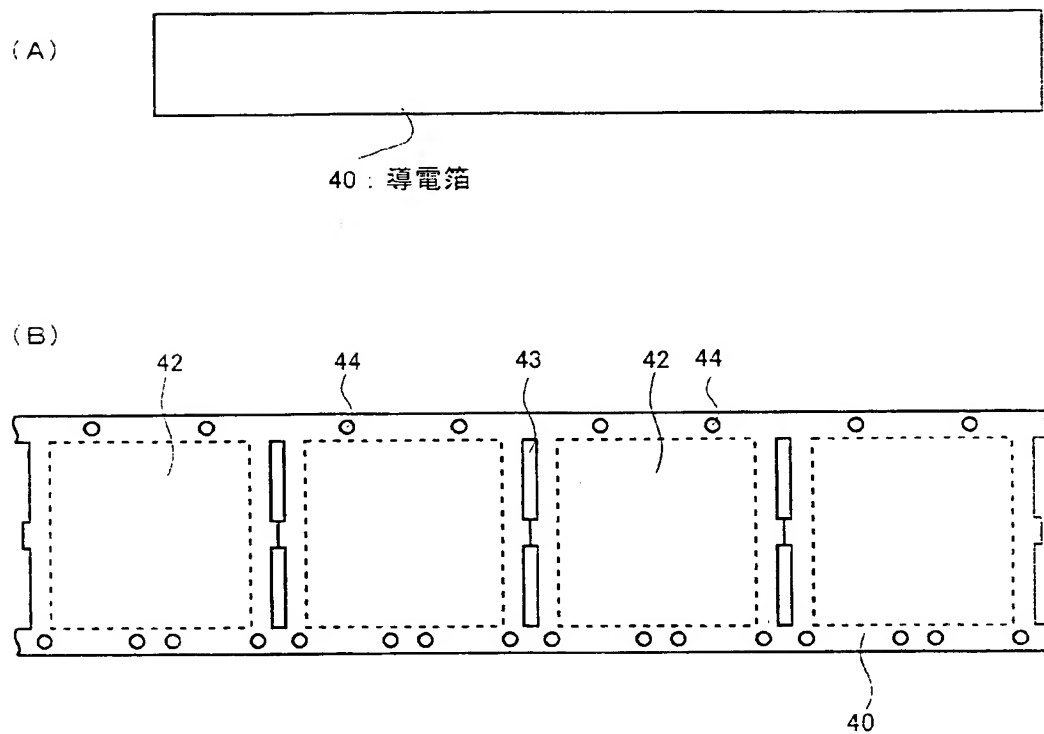
【図 2】



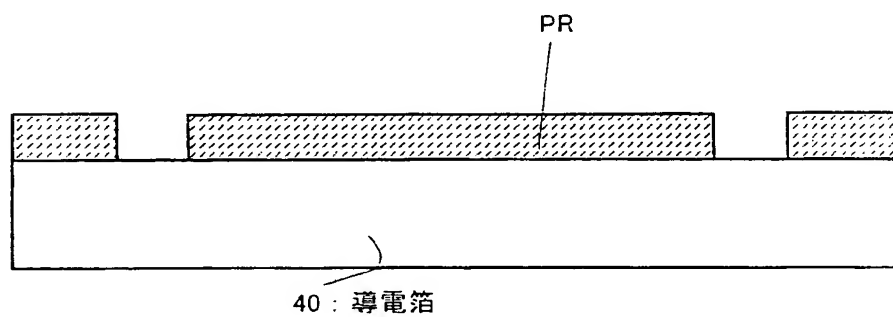
【図 3】



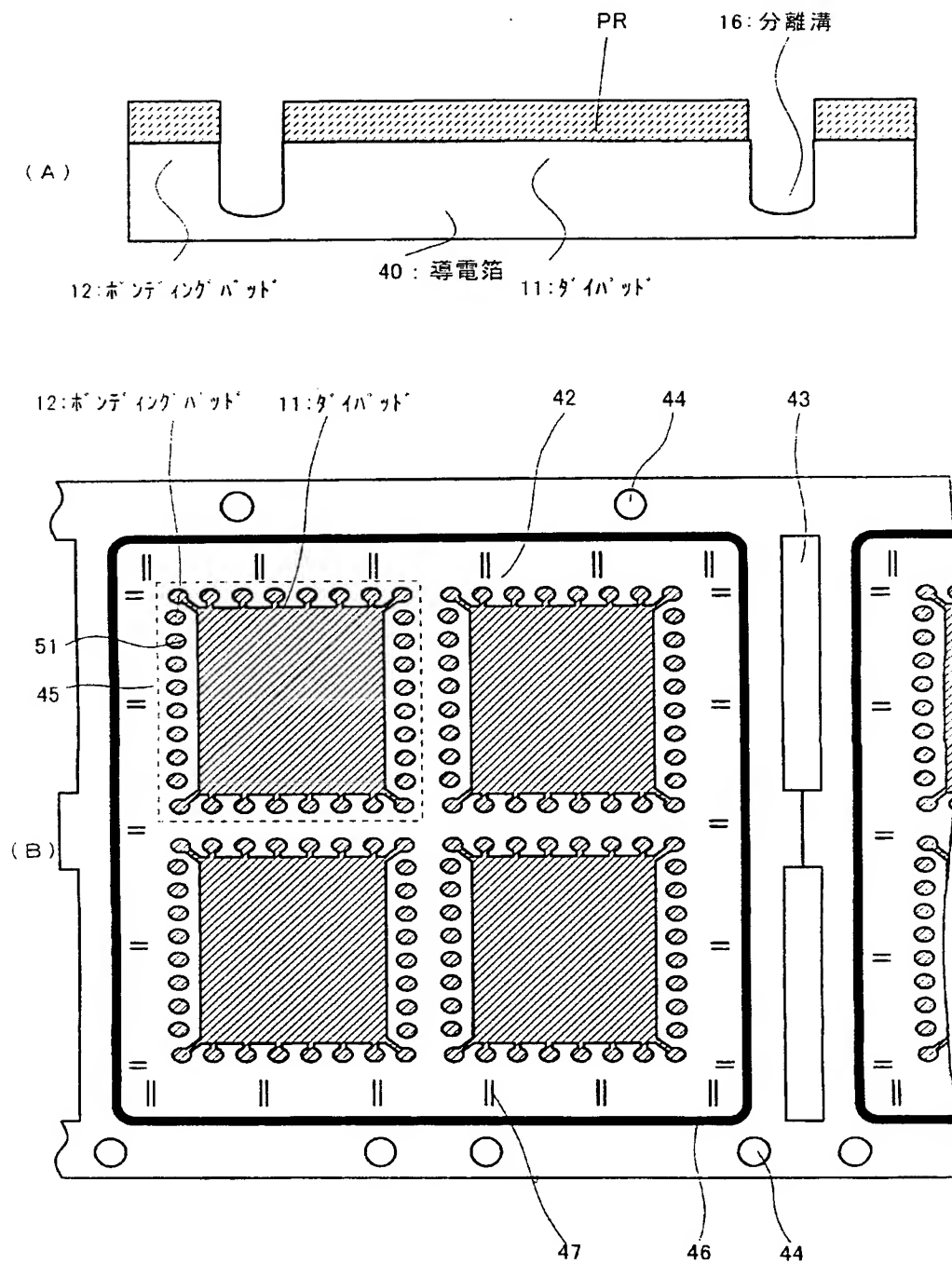
【図 4】



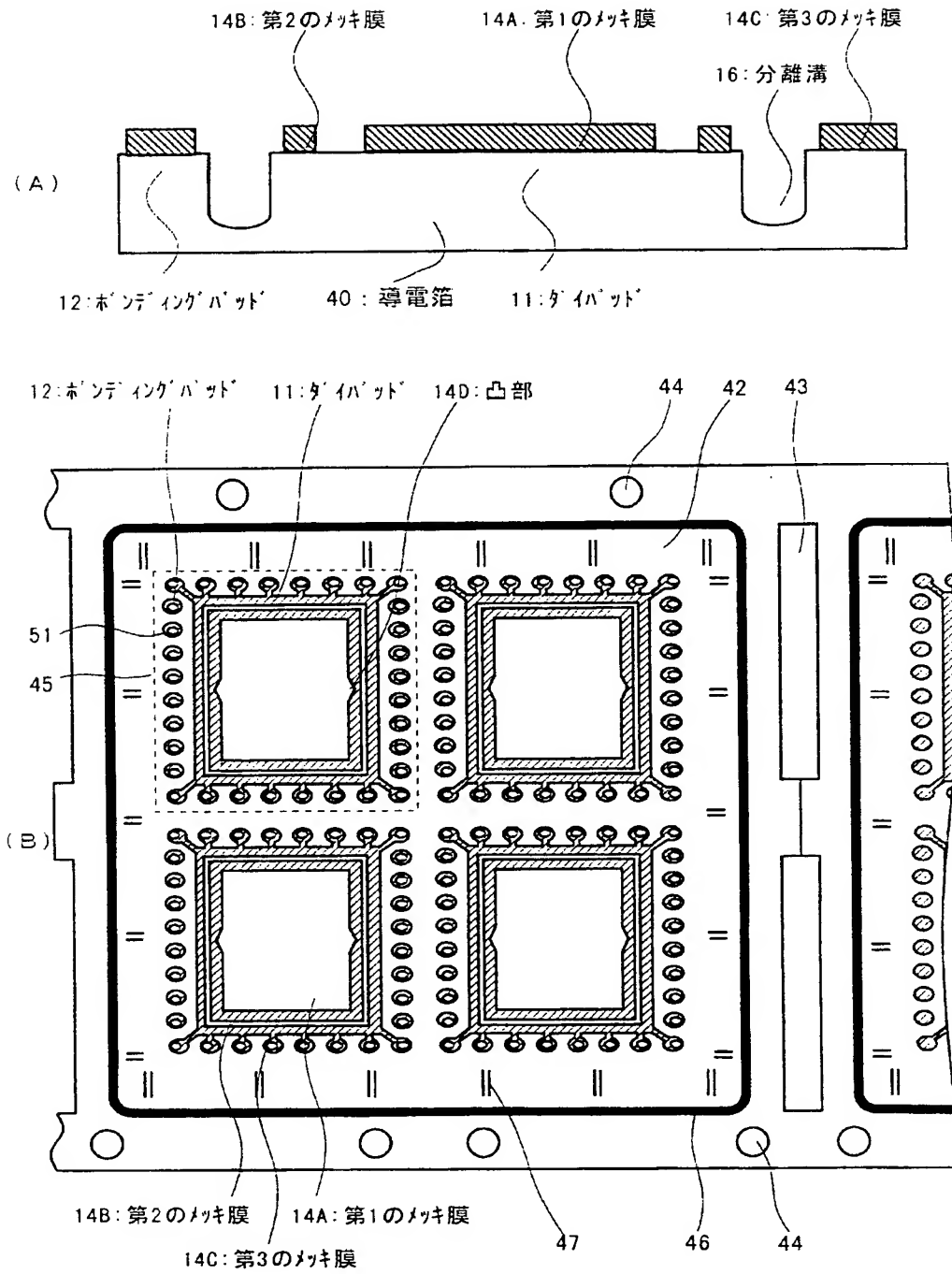
【図 5】



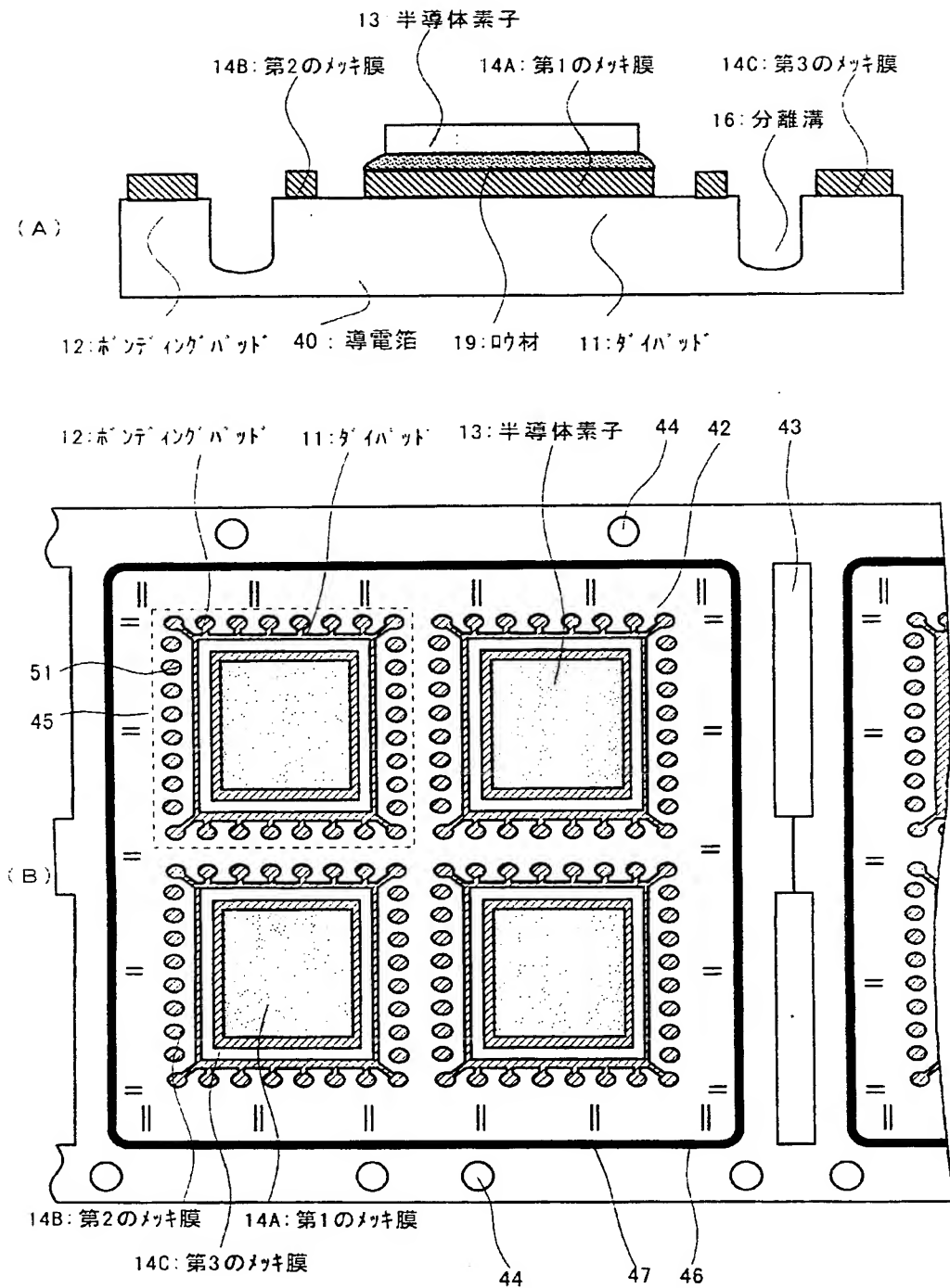
【図 6】



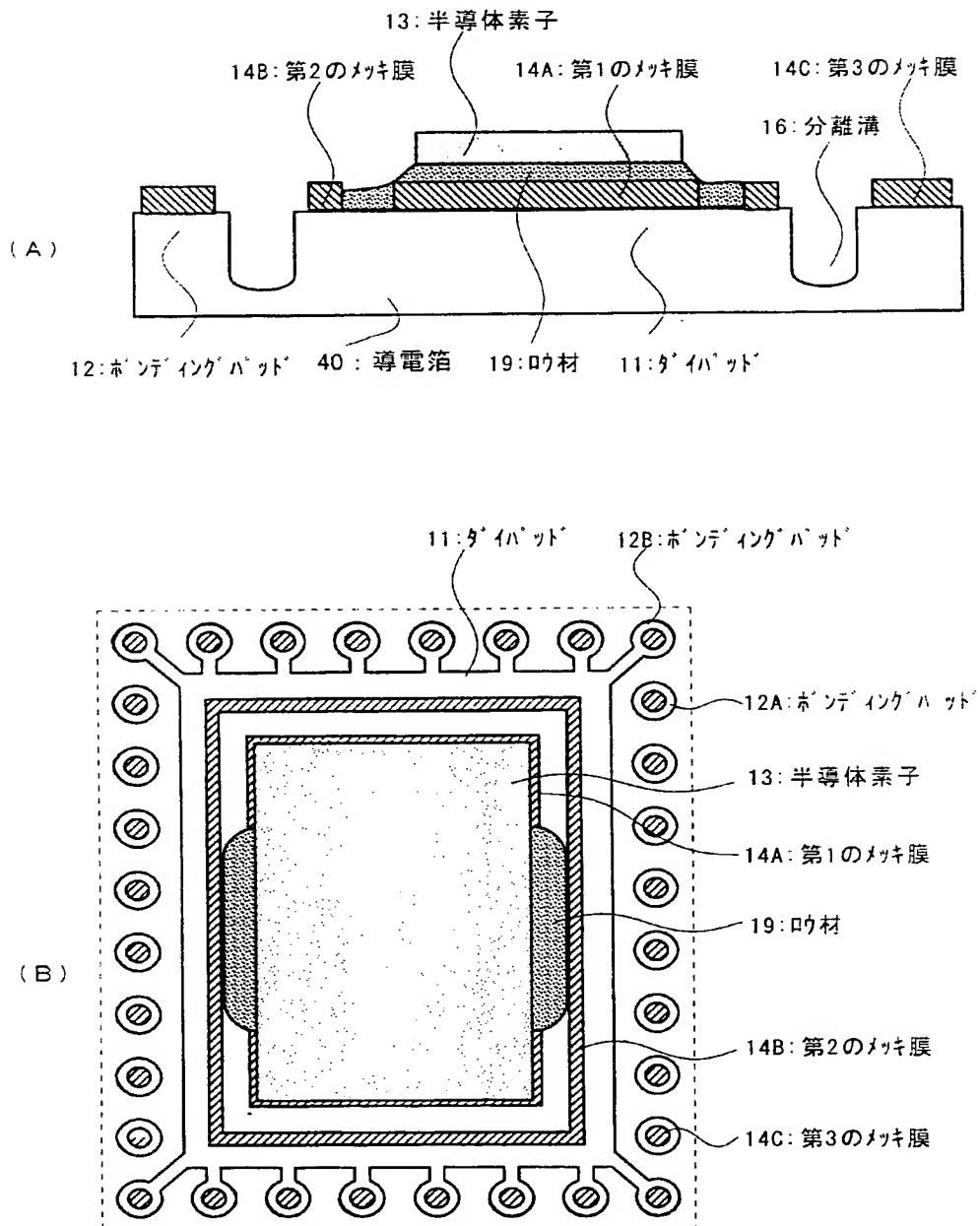
【図 7】



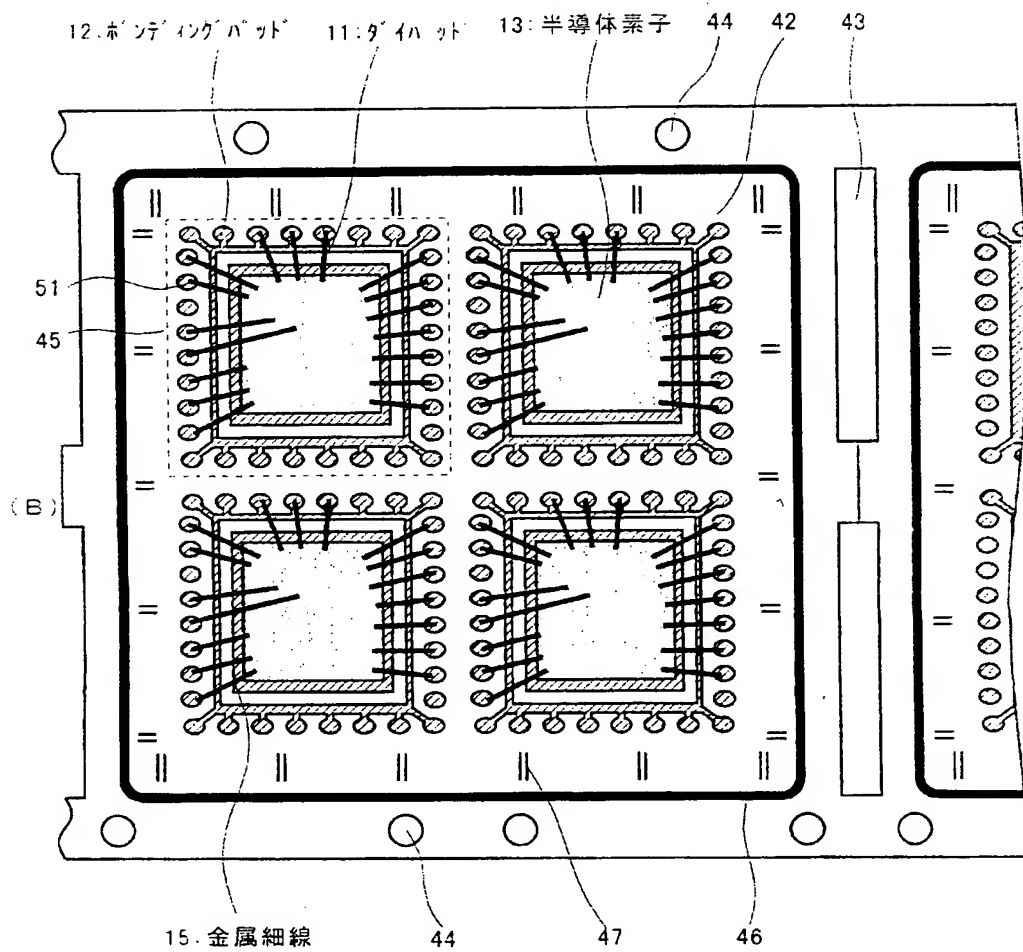
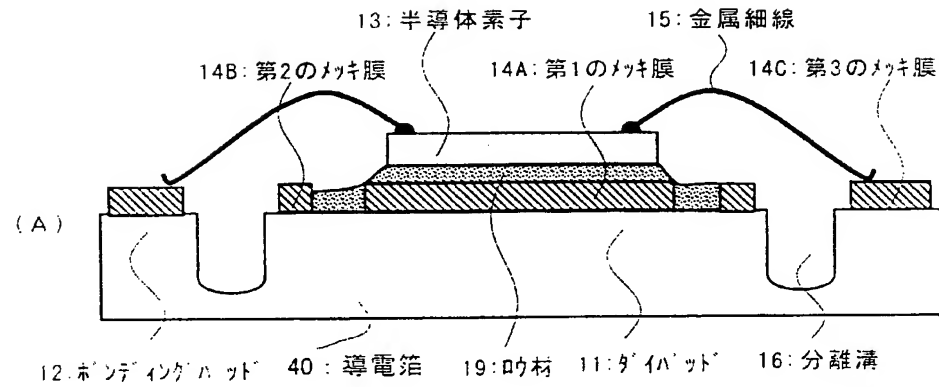
【图 8】



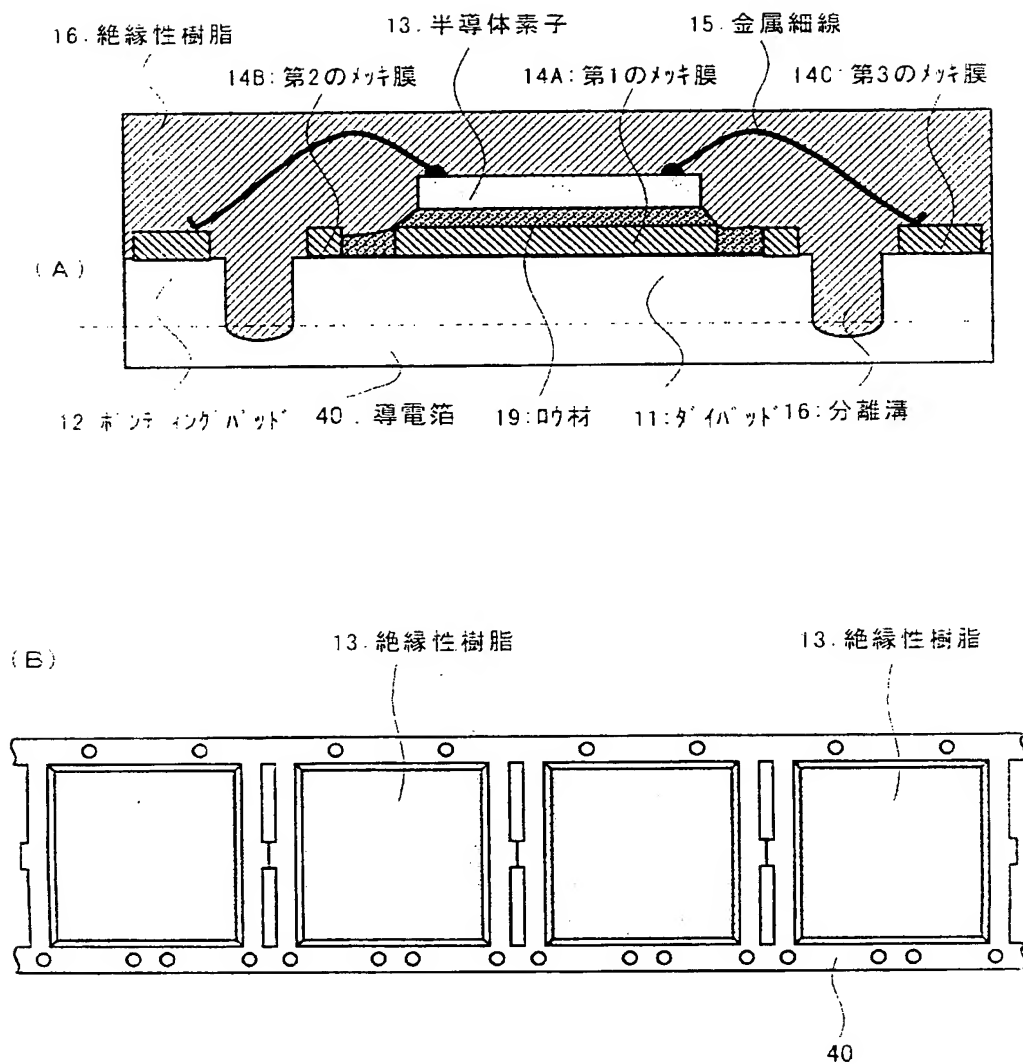
【図 9】



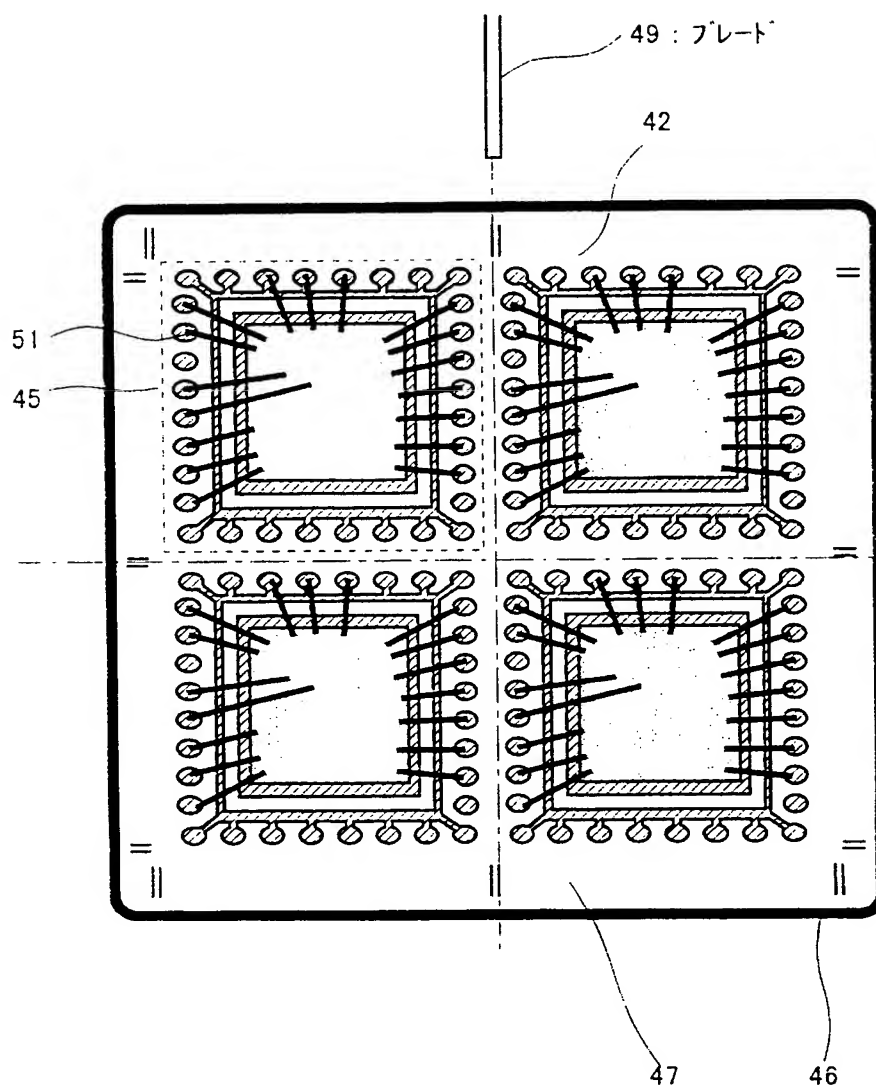
【図10】



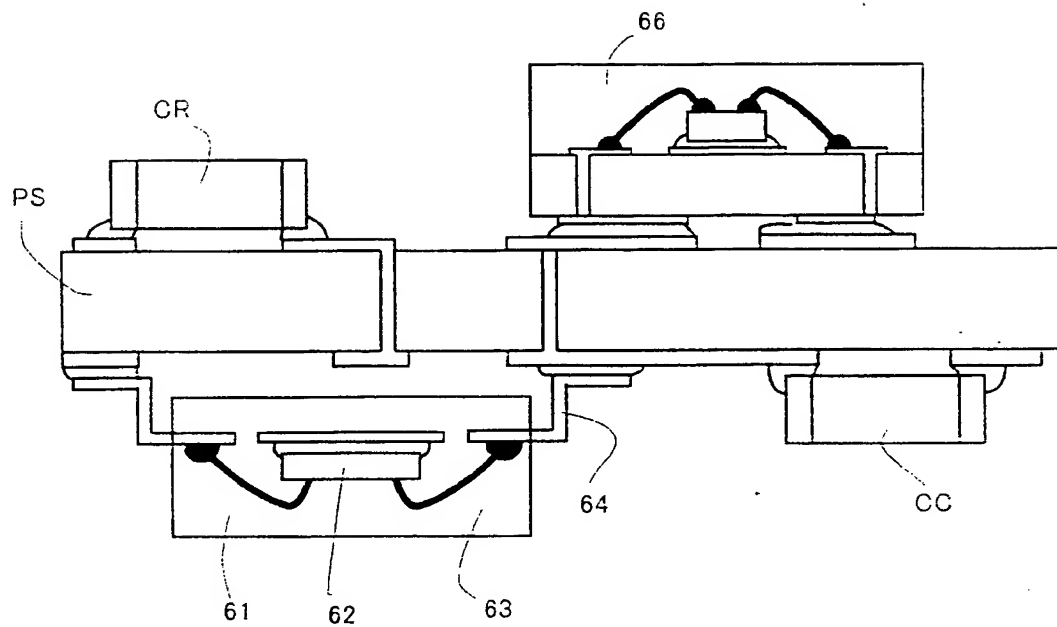
【図 11】



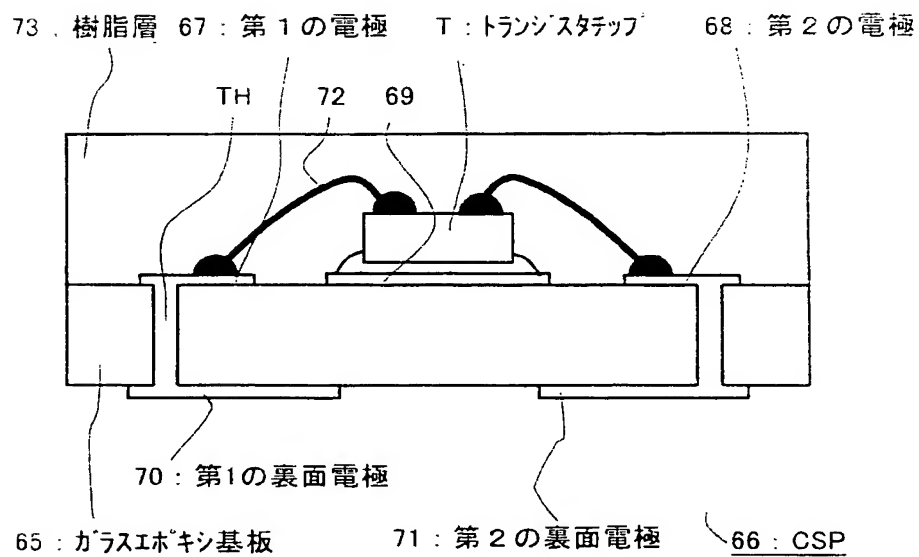
【図 12】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 ダイパッド 1 1 表面に第 2 のメッキ膜 1 4 B を形成して、ロウ材 1 9 がダイパッド 1 1 から流出するのを防止する。

【解決手段】 半導体素子 1 3 が実装される領域を囲むようにして、ダイパッド 1 1 の表面の周辺部に第 2 のメッキ膜 1 4 B を設ける。半導体素子 1 3 をロウ材 1 9 を介してダイパッド 1 1 に実装する工程では、半導体素子 1 3 を融解したロウ材 1 9 上部に載置することにより、ロウ材 1 9 が第 1 のメッキ膜 1 4 A から流出するが、第 2 のメッキ膜 1 4 B が流出を防止する阻止領域として機能する。従って、広がったロウ材 1 9 によるダイパッド 1 1 とボンディングパッド 1 2 とのショートを防止することができる。

【選択図】 図 1

特願 2 0 0 2 - 2 3 0 4 1 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 8 8 9]

1. 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

大阪府守口市京阪本通 2 丁目 1 8 番地

氏 名

三洋電機株式会社

2. 変更年月日

1 9 9 3 年 1 0 月 2 0 日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通 2 丁目 5 番 5 号

氏 名

三洋電機株式会社

特願 2 0 0 2 - 2 3 0 4 1 0

出 願 人 履 歴 情 報

識別番号

[3 0 1 0 7 9 4 2 0]

- | | |
|----------|-----------------------------|
| 1. 変更年月日 | 2 0 0 1 年 1 2 月 1 0 日 |
| [変更理由] | 新規登録 |
| 住 所 | 群馬県伊勢崎市喜多町 2 9 番地 |
| 氏 名 | 関東三洋電子株式会社 |
| | |
| 2. 変更年月日 | 2 0 0 2 年 6 月 2 4 日 |
| [変更理由] | 名称変更 |
| | 住所変更 |
| 住 所 | 群馬県邑楽郡大泉町仙石二丁目 2 4 6 8 番地 1 |
| 氏 名 | 関東三洋セミコンダクターズ株式会社 |